

3-0164-TM

使用後返却願います

⑩ 日本国特許庁(JP)

⑪ 特許出願公告

⑫ 特許公報(B2) 平3-67211

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公告 平成3年(1991)10月22日

G 01 L 9/04
H 01 L 29/84

1 0 1

B

9009-2F
2104-5F

発明の数 1 (全7頁)

⑮ 発明の名称 半導体機械-電気変換装置

⑯ 特 願 昭58-91443

⑰ 公 開 昭59-217375

⑱ 出 願 昭58(1983)5月26日

⑲ 昭59(1984)12月7日

⑳ 発 明 者 杉 山 進 愛知県名古屋市天白区天白町大字島田黒石4006番地
 ㉑ 出 願 人 株式会社豊田中央研究 愛知県愛知郡長久手町大字長湫字横道41番地の1
 所
 ㉒ 代 理 人 弁理士 星野 恒司
 審 査 官 小 林 昭 寛

1

2

⑳ 特許請求の範囲

1 シリコン単結晶基板上に、起歪領域と、その起歪領域の前記シリコン単結晶基板の主表面に一体的に形成された4個のひずみゲージを4辺にそれぞれ接続してなるブリッジ回路と、そのブリッジ回路の出力端子に入力端子を接続した演算増幅器と、その演算増幅器の入力端子と出力端子に両端を接続され、前記シリコン単結晶基板の主表面に一体的に形成された並列抵抗とを具備し、

前記ひずみゲージの抵抗温度係数とひずみゲージの感度温度係数の差が前記並列抵抗の温度係数に略々等しくなるように構成してなる半導体機械-電気変換装置。

2 前記シリコン単結晶基板を第一伝導型となし、前記ひずみゲージおよび前記並列抵抗を第二伝導型としたことを特徴とする特許請求の範囲第1項記載の半導体機械-電気変換装置。

3 前記シリコン単結晶基板は第二伝導型を有するシリコン単結晶板上に形成した第一伝導型のエピタキシャル成長層の表面を主表面となし、前記ひずみゲージおよび前記並列抵抗を第二伝導型となし、前記演算増幅器を前記シリコン単結晶基板の主表面に一体的に形成したことを特徴とする特許請求の範囲第1項記載の半導体機械-電気変換装置。

4 前記ひずみゲージの表面不純物濃度より前記並列抵抗の表面不純物濃度が低く形成されている

ことを特徴とする特許請求の範囲第1項または第2項記載の半導体機械-電気変換装置。

発明の詳細な説明

本発明は、シリコン単結晶を用いた機械-電気変換装置の改良に関するものであり、特に小型化、集積化に適した機械-電気変換装置に関するものである。

従来例を第1図および第2図に示す。図において、シリコン単結晶1に形成されたダイヤフラム9に加えられた圧力を検出するためにブリッジ回路2は並列ひずみゲージ21、22、23、24によって構成されている。ブリッジ回路2には電源端子62によって電圧が印加されている。電源端子62とブリッジ回路2の間にはひずみゲージの感度の温度補償回路7が挿入されている。ブリッジ回路2の出力は差動増幅回路によって増幅され圧力に比例した電圧出力を取り出すことができる。その差動増幅回路は、演算増幅器5と、ブリッジ回路2の一对の出力端子に一端が接続され他端が演算増幅器の反転入力端子(-)および非反転入力端子(+)に接続された抵抗31、32(以下、直列抵抗という)と、反転入力端子と出力端子61間および非反転入力端子と接地間にそれぞれ接続された抵抗41、42(以下、並列抵抗という)とからなっている。

このような、従来例の問題点を挙げると次のとおりである。

(2)

特公 平 3-67211

3

4

(1) 差動増幅回路の増幅率は直列抵抗と並列抵抗の比で決められるが、直列抵抗 3 1, 3 2 にひずみゲージ 2 1, 2 2, 2 3, 2 4 の合成抵抗成分が加算され、その結果増幅率が低下する。このひずみゲージの抵抗値の影響を無くするためには、直列抵抗 3 1, 3 2 の抵抗値をひずみゲージに比べ十分大きくする必要があり、また増幅率を高めるためには、さらに並列抵抗 4 1, 4 2 の抵抗値を大きくする必要がある。このため、通常数 10kΩ 以上の抵抗が用いられており、例えば、シリコン単結晶基板にひずみゲージと同様一体的に形成するには大きな面積を必要とし不適である。

(2) 差動増幅回路の増幅率の温度による変動は、直列抵抗と並列抵抗のそれぞれの抵抗温度係数の差によつて生ずる。一般に直列抵抗 3 1, 3 2 と、並列抵抗 4 1, 4 2 は、同一材料の抵抗体を用い、抵抗温度係数の差は非常に少なく一般にはあまり問題にならないが、直列抵抗 3 1, 3 2 の先端には、ひずみゲージ 2 1, 2 2, 2 3, 2 4 が接続されておりこの抵抗温度係数を加味する必要があり、従来例では増幅率の変動を生ずる場合が多い。このため前記(1)と同様に直列抵抗および並列抵抗をひずみゲージの抵抗変化を無視できる程の大きな抵抗値にする必要がある。しかしながら本質的に影響は消えない。そこで前記感度温度補償回路 7 を、これらの考慮を加え挿入しており、複雑な回路構成が必要となり、広い範囲の温度変化において精度良く測定することができない。

(3) 上記問題点(1), (2)において、ひずみゲージの抵抗値の影響を取り除く方法として第 3 図の第二の従来例で示すごとく高入力抵抗増幅回路を構成する方法が使われている。この方式においては多数の演算増幅器を必要とするため、シリ

コン単結晶基板に一体的に形成する場合に、大きな面積を必要とし、小型化を計る上で問題を生ずる。
本発明は、上記従来技術の問題点を解決し、小型化、集積化に適した機械-電気変換装置を提供することを目的とするものである。すなわち、大きな抵抗値を必要とすることなく所望の増幅率を得ることができ、ひずみゲージの温度感度低下を特別な補償回路を付加することなく補償すること

ができ、回路素子数を低減でき、小型化、高集積化が容易な高精度の機械-電気変換装置を提供することを目的とする。

本発明は、演算増幅器入力側の直列抵抗を省略し得るように構成し、シリコン単結晶基板の主表面に一体的に形成されたひずみゲージの抵抗温度係数とひずみゲージの感度温度係数の差が、同じシリコン単結晶基板の主表面に形成された差動増幅器の並列抵抗の温度係数と略々等しくなるように構成することにより、前記目的を達成するものである。

以下、図面に示す実施例により本発明を詳細に説明する。第 4 図は本発明第一実施例の電気等価回路図を示す。シリコン単結晶基板 1 0 に拡散ひずみゲージ 2 1, 2 2, 2 3, 2 4 を形成し、ブリッジ回路 2 を構成している。電源端子 6 2 より電圧が印加され、圧力に比例した出力をブリッジ回路 2 の出力端子 2 6, 2 7 より発生する。該出力端子 2 6, 2 7 は直列抵抗を介することなく直接に演算増幅器 5 の反転入力端子 2 8 および非反転入力端子 2 9 に接続されている。並列抵抗 8 1, 8 2 は、拡散ひずみゲージ 2 1, 2 2, 2 3, 2 4 と同様シリコン単結晶基板 1 0 に熱拡散法にて形成されている。並列抵抗 8 1 は一端が演算増幅器 5 の反転入力端子 2 8 に接続され、他端は出力端子 6 1 に接続され、並列抵抗 8 2 は一端が演算増幅器 5 の非反転入力端子 2 9 に接続され、他端は接地に接続されている。拡散ひずみゲージ 2 1, 2 2, 2 3, 2 4 の抵抗値は全て等しく R_x とし、圧力による抵抗変化はひずみゲージ 2 1, 2 2 は $+\Delta R$ 、ひずみゲージ 2 2, 2 4 は $-\Delta R$ とし、演算増幅器 5 に並列接続されている抵抗体 8 1, 8 2 の抵抗値は共に R_s とし、電源電圧を V_s とすると、ブリッジ回路 2 の出力端子 2 6 と出力端子 2 7 との間には、

$$V_e = \frac{\Delta R}{R_s} V_s \quad (1-1)$$

で示すように、圧力による電圧変化 V_e が発生する。

また、ブリッジ回路 2 の出力端子 2 6, 2 7 を入力端子としたときの演算増幅器 5 の増幅率 G は、

$$G = 2 \frac{R_s}{R_e} \quad (1-2)$$

(3)

特公 平 3-67211

5

6

で示される。

よつて、(1-1)式と(1-2)式とから、出力端子61に取り出される出力電圧 V_o は(1)式として表される。

$$V_o = 2 \frac{R_r \Delta R}{R_g R_c} V_s \quad (1)$$

また、加えられる圧力を P 、ブリッジ回路の圧力感度を K とすると(2)式となる。

$$\left. \begin{aligned} V_o &= 2 \frac{R_r}{R_c} K P V_s \\ \text{ここで } K P &= \frac{\Delta R}{R_c} \end{aligned} \right\} \quad (2)$$

また、温度変化を考慮に入れると、ひずみゲージ21、22、23、24の抵抗温度係数を α_g 、同じく感度の温度係数を β_g とし、並列抵抗81、82の抵抗温度係数を α_r とした場合、 V_o は、(2)式から、温度 t の関数として次の(3-1)式のように表わせる。

$$\begin{aligned} V_o &= 2 \frac{R_r (1 + \alpha_r t)}{R_c (1 + \alpha_g t)} K (1 + \beta_g t) P V_s \\ &= 2 R_r K \{ 1 + (\alpha_r - \alpha_g + \beta_g) t \\ &\quad + (\alpha_r - \beta_g - \alpha_g \alpha_g - \beta_g \alpha_g) t^2 \\ &\quad - \alpha_r \beta_g \alpha_g t^3 \} P V_s / R_c (1 - \alpha_g t^2) \end{aligned} \quad (3-1)$$

ここで、

$$\begin{aligned} 1 &\gg (\alpha_r \beta_g - \alpha_r \alpha_g - \beta_g \alpha_g) t^2 \\ 1 &\gg \alpha_r \beta_g \alpha_g t^3 \\ 1 &\gg \alpha_g t^2 \end{aligned}$$

と仮定すると、(3)式のごとく近似できる。

$$V_o \approx 2 \frac{R_r}{R_c} K (1 + (\alpha_r - \alpha_g + \beta_g) t) P V_s \quad (3)$$

すなわち、演算増幅器5の出力電圧 V_o の温度係数は $(\alpha_r - \alpha_g + \beta_g)$ となり、ひずみゲージ21、22、23、24の抵抗温度係数 α_g と感度温度係数 β_g の差が並列抵抗81、82の温度係数 α_r と等しいという関係を選べば、温度係数は、

$$\alpha_r - \alpha_g + \beta_g = 0 \quad (4)$$

で表わされるように零となり、また、演算増幅器5の出力電圧 V_o は、

$$V_o \approx 2 \frac{R_r}{R_c} K P V_s \quad (5)$$

の関係となつて、温度依存性のない良好な特性を得ることができる。

第6図は、P型の拡散抵抗の抵抗温度係数 α と、拡散ひずみゲージの感度温度係数 β を表面不純物濃度の関係で示したもので公知のところである。図中破線は $\alpha - \beta$ を示している。前記出力電

5 圧 V_o の温度依存性を無くする関係は、図中の破線の $\alpha - \beta$ 上でひずみゲージの表面不純物濃度を選び、実線の α 上で並列抵抗の濃度を選び両者の値が等しい関係を用いれば良い。第6図よりその関係は見出すことができる。例えば、拡散ひずみゲージ21、22、23、24の表面不純物濃度を $10^{13} \sim 10^{14}$ 個/cm²とし、並列抵抗81、82の表面不純物濃度を 10^{13} 個/cm²近傍に選べば前記 $(\alpha_r - \alpha_g + \beta_g) = 0$ の関係となり、前記温度依存性の無い関係を得ることができる。尚本効果を精度よく発揮するためにはには拡散ひずみゲージと並列抵抗は同一温度になる必要がある。この目的のため同一シリコン単結晶基板上に両者を形成するのが望ましく、さらには両者を近接形成する方が良い。

20 また、大きな増幅率を得るためには、(1)式に示されたごとく R_r/R_c の比を大きくすれば良い。これに関して、拡散抵抗の抵抗値は表面不純物濃度に反比例しているの、前記拡散ひずみゲージに比べ並列抵抗の表面不純物濃度を低く選べば良く、増幅率を高めるためにはなほだ有利である。

第5図は、前記第4図にさらに一段増幅回路を付加した、電圧分割抵抗33、34を用い出力電圧の零点調整回路を有しているより実的な第2実施例の電気等価回路図である。本第2実施例においては、シリコン単結晶基板11に拡散ひずみゲージ21、22、23、24と、演算増幅器51、52と、並列抵抗81、82と、抵抗体33、34、45、46の全てを一体的に形成した例である。

第7図は、本第2実施例の機械-電気変換装置の断面構造の概念図であり、また第8図は平面および断面形状の概念図である。シリコン単結晶基板101にエピタキシャル成長層102を上面に成長させ第一伝導型となるシリコン単結晶基板11と成し、その主表面上に絶縁分離用拡散層103を設け、所望の分離領域12a、12b……12dを設け、シリコン単結晶基板11の表面よりエッチング加工し、溝内の起歪領域としてのダイヤ

(4)

特公 平 3-67211

7

8

フラム 9 を設け、前記分離領域 12 a, 12 b... 12 d には、各々第二伝導型となる拡散ひずみゲージ 21~24、並列抵抗 81、npn トランジスタ 105 を設け、表面にはシリコン酸化膜 106 を設け表面を絶縁被覆し、アルミ電極配線 104 で所望の回路に接続している。本概念図は本実施例、機械-電気変換装置のごく一部を示したもので、前記の構成要素はそれぞれ複数個作られており、第 5 図に示した電気等価回路を構成している。

第 5 図、第 7 図および第 8 図において、拡散ひずみゲージ 21, 22, 23, 24 は表面不純物濃度を約 1.5×10^{18} 個/cm² に適ひ熱拡散処理あるいはイオン注入によつて形成され、並列抵抗 81, 82 は、前記拡散ひずみゲージ 21, 22, 23, 24 の抵抗温度係数 α_R と感度温度係数 β_R の差と略々等しい抵抗温度係数 α_R を得ることのできる不純物濃度約 1.5×10^{18} 個/cm² に適ひ拡散処理あるいはイオン注入によつて形成されている。また、本並列抵抗の形成処理工程と同時に、他の抵抗体 33, 34, 45, 46 および演算増幅器 51, 52 の内部に用いられている npn トランジスタのベース領域をも形成している。

本第二実施例において、シリコン単結晶基板 11 の外形寸法は、1mm×3mm×0.4mm と超小型であるにもかかわらず、総合増幅率を 100 倍に取ることができ、電源電圧を 5V とした出力電圧は圧力 0~750mmHg に対し 1~4V の直線性良好な結果を得ており、またさらに、感度温度特性は外部補償回路を用いることなく -30℃~110℃ の範囲において 0.05%/℃ の非常に良好な結果を得ている。

次に第三実施例について説明する。第 9 図は第三実施例の機械-電気変換装置のシリコン単結晶基板 111 の平面および断面形状の概念図を示す。本実施例の特徴は、本発明の効果を有効に利用し、集積化の度合を増したところにある。すなわち、ダイヤフラム 9 の主表面上には、ひずみゲージ 21, 22, 23, 24 で構成されたブリッジ回路 2 と、ひずみゲージ 21', 22', 23', 24' で構成したブリッジ回路 2' の二回路が構成されている。図中右側は演算増幅器 51, 52 と、並列抵抗 81, 82, 83, 84 等で構成された増幅回路で増幅率 100 倍を得ている。出力電

圧は、出力端子 61 よりボルトオーダーで取り出すことができる。また、図中左側は演算増幅器 53 と並列抵抗 85, 86 等で増幅回路を構成し、ブリッジ回路 2' の出力電圧を増幅し、増幅された後、電圧-周波数変換器 500 によつて周波数に変換し、圧力に比例した周波数変化を出力端子 66 から取り出し得るものであり、精度の高いアナログ出力と、雑音に強い周波数出力の両方を得ることができる機械-電気変換装置である。

第 10 図は第二実施例および第三実施例の機械-電気変換装置を実際に応用して絶対圧力検出に用いるパッケージの断面図を示したものである。シリコン単結晶基板はガラス台座 73 に低融点ガラスあるいは陽極接合法で接合されダイヤフラム 9 とガラス台座 73 で囲まれた空間 78 は真空状態に保たれている。ガラス台座 73 は積層セラミック容器 71 の底部にシリコンゴム等の接着剤で接着されている。シリコン単結晶基板の入出力電極端子と、積層セラミック容器 71 のメタライズ電極端子は金線 610 で所望の数を超音波ボンディングされ接続されている。積層セラミック容器 71 の外側の側面のメタライズ電極端子には外部取出しリード 601, 602 がろう接されている。積層セラミック容器 71 の上部には圧力導入パイプ 74 がろう接されているキャブ 72 がろう接されている。パイプ 74 の圧力導入口以外は気密性良好に保たれている。第 11 図は第 10 図に示すパッケージの外観図である。第 10 図、第 11 図に示されるパッケージを用いることによつて一般に市販されている集積回路 (IC) と同様な取扱いが可能となり、本発明実施例の機械-電気変換装置を電子回路部品と同じ扱い方で使用することができる。またこのパッケージを用いて小型、高精度のマノメータ、気圧計を実現できる。

以上の本発明の実施例は、説明を容易にするため圧力検出を主体に説明したが、本発明は圧力検出のみならず、ひずみ検出、荷重検出、変位検出、トルク検出等あらゆる機械-電気変換装置に適用できるものである。

なお、前記実施例において、4 個のひずみゲージで構成するブリッジ回路を、必要に応じて、ひずみゲージ接続間に直列または並列に抵抗を挿入、接続して、ブリッジの零点あるいは出力感度の温度補償をし得るよう構成してもよく、その場

(5)

特公 平 3-67211

9

10

合、全体の合成抵抗をもってブリッジの等価回路として扱えばよい。

本発明は、従来の増幅回路に比べ演算増幅器入力端子に接続する直列抵抗を省くことができたので、並列抵抗の抵抗値を低くとることができ、そのため並列抵抗の占める面積が小さくなり、装置を小型化することができる。

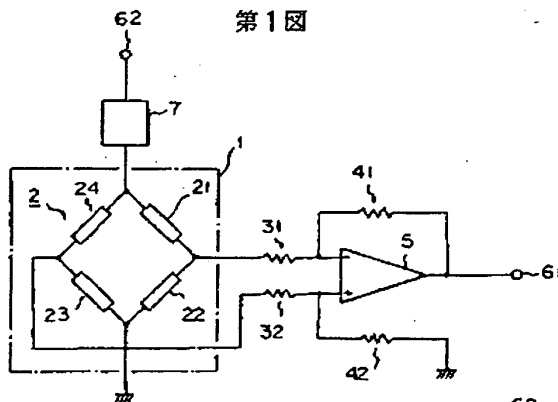
また、ひずみゲージの抵抗温度係数と感度温度係数の差が演算増幅器の並列抵抗の抵抗温度係数と略々等しくなるように構成することにより、前述の(3)式、(4)式および(5)式で示されるように、特別な感度温度補償回路を付加する必要がなく、前記直列抵抗の省略と相俟って著しく小型化し、高集積化に適したものとなるとともに、高精度の機械-電気変換を行なうことが可能である。さらに、前記各係数の設定は、表面不純物濃度の広い範囲から選択的に行なうことができるので、製造時における処理条件のバラツキに対し、広く合格範囲を設定することができ、よって製造コストの低減を計ることができる。

図面の簡単な説明

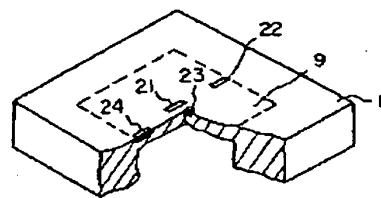
第1図は、従来技術例の等価回路図、第2図は、従来技術例の部分切除構造概念図、第3図は第二従来技術例の等価回路図、第4図は第一実施例の原理等価回路図、第5図は第二実施例の等価回路図、第6図は、p型拡散ひずみゲージの抵抗温度係数および感度温度係数の表面不純物濃度関係図、第7図は、第二実施例の断面構造概念図、第8図は、第二実施例の平面および断面概念図、第9図は、第三実施例の平面および断面概念図、第10図はパッケージの断面構造図、第11図はパッケージの外観図である。

1……シリコン単結晶、2……ブリッジ回路、21～24……ひずみゲージ、31、32……直列抵抗、41、42……並列抵抗、5、51、52……演算増幅器、61……出力端子、62……電源端子、10……シリコン単結晶基板、26、27……ブリッジ出力端子、28、29……演算増幅器入力端子、81、82……並列抵抗。

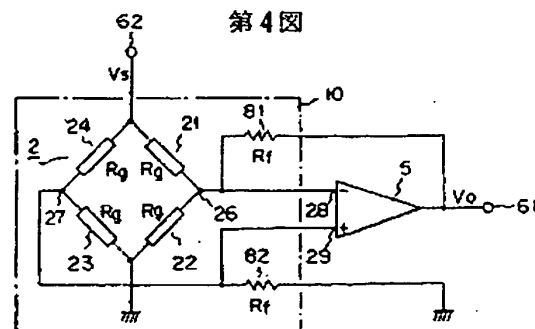
第1図



第2図



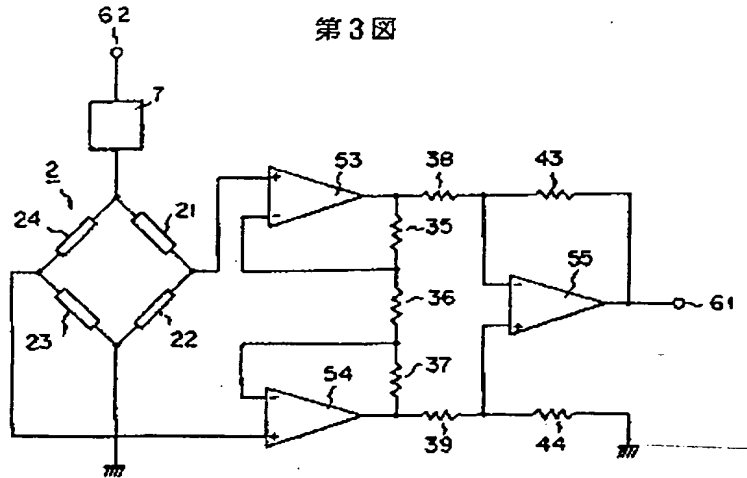
第4図



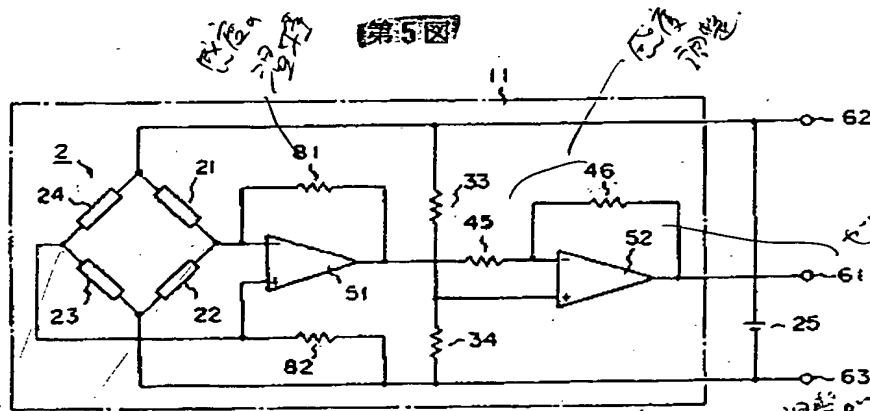
(6)

特公平3-67211

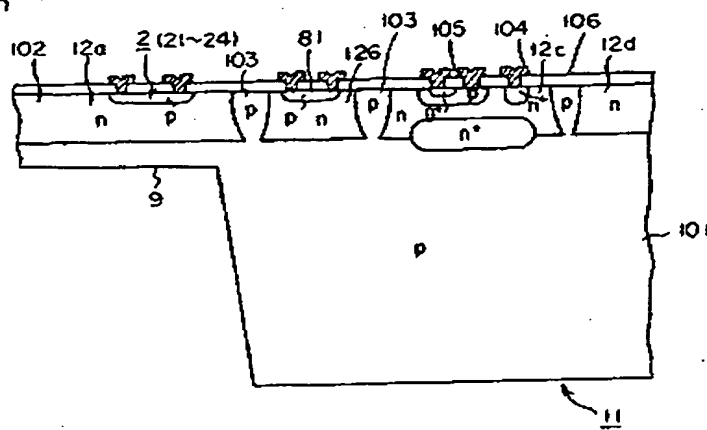
第3図



第5図

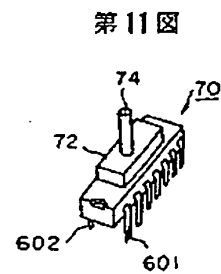
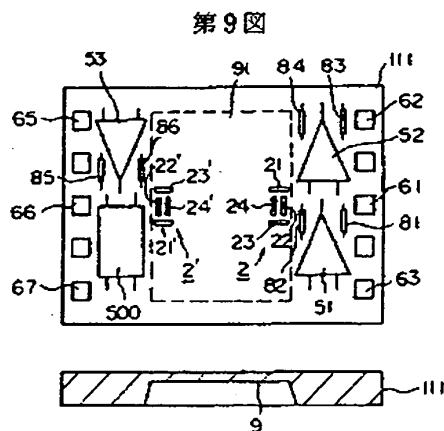
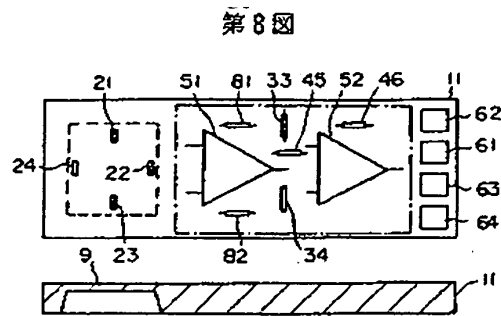
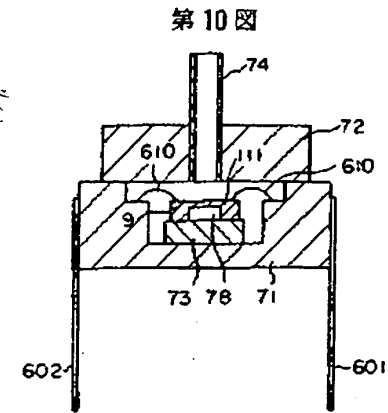
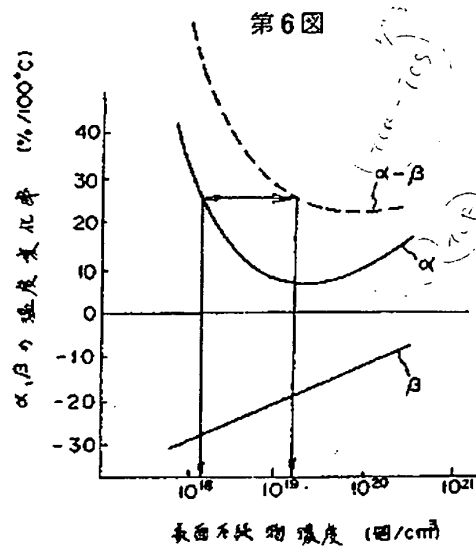


第7図



(7)

特公 平 3-67211



THIS PAGE BLANK (USPTO)